

PICTURE READER AND ITS DRIVING METHOD

Publication number: JP4321368

Publication date: 1992-11-11

Inventor: SAKASAI KAZUHIRO; NOBUE MAMORU

Applicant: FUJI XEROX CO LTD

Classification:

- **International:** H04N1/028; H04N1/04; H04N1/19; H04N5/335;
H04N1/028; H04N1/04; H04N1/19; H04N5/335; (IPC1-
7): H04N1/028; H04N1/04; H04N5/335

- **European:**

Application number: JP19910119573 19910419

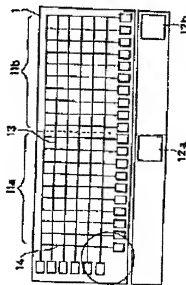
Priority number(s): JP19910119573 19910419

Report a data error here

Abstract of JP4321368

PURPOSE: To extend a read with (range) of an original and to read the original in a short time in the picture reader and its driving method employing an image sensor.

CONSTITUTION: This picture reader is configured such that plural 2-dimension image sensors 11 each having a sensor section area arranged with plural sensor sections including a photodetector 2 in a 2-dimension matrix like and a drive IC reading a charge generated in each photodetector are continuously arranged in the main scanning direction by using a gate line G1 as a common line, and the driving method is so devised that driving ICs of each image sensor 11 arranged continuously are driven in the same timing.



Data supplied from the **esp@cenet** database - Worldwide

特開平4-321368

(43) 公開日 平成4年(1992)11月11日

(51) Int.Cl. ⁵	識別記号	序内整理番号	F I	技術表示箇所
H 0 4 N	1/028	Z 9070-5C		
	1/04	1 0 3 D 7251-5C		
	5/335	E 8838-5C		

審査請求 未請求 請求項の数3 (全 6 頁)

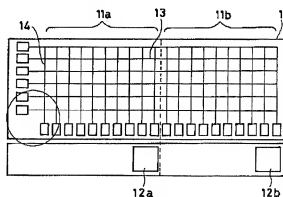
(21) 出願番号	特願平3-119573	(71) 出願人	000005496 富士ゼロックス株式会社 東京都港区赤坂三丁目3番5号
(22) 出願日	平成3年(1991)4月19日	(72) 発明者	逆井 一宏 神奈川県海老名市本郷2274番地 富士ゼロックス株式会社海老名事業所内
		(72) 発明者	信江 守 神奈川県海老名市本郷2274番地 富士ゼロックス株式会社海老名事業所内
		(74) 代理人	弁理士 阪本 清孝 (外1名)

(54) 【発明の名称】 画像読み取り装置及びその駆動方法

(57) 【要約】

【目的】 イメージセンサを用いた画像読み取り装置及びその駆動方法において、原稿の読み取り幅（範囲）を大きくし、短時間で原稿を読み取ることができる画像読み取り装置及びその駆動方法を提供する。

【構成】 受光素子を含むセンサ部を複数個2次元マトリクス状に配置したセンサ部エリアと、各受光素子で発生した電荷を読み取る駆動用 I C とを有する2次元イメージセンサを、ゲート線を共通線として主走査方向に複数個連続して配置した画像読み取り装置であり、また、当該画像読み取り装置において、連続して配置された各イメージセンサの駆動用 I C が全て同じタイミングで駆動する画像読み取り装置の駆動方法としている。



【特許請求の範囲】

【請求項1】 基板上に2次元のマトリクス状に配置された複数の受光素子と、前記受光素子にそれぞれ接続して前記受光素子で発生した電荷を転送するスイッチング素子と、前記スイッチング素子から引き出された配線を介して接続し、前記受光素子に発生した電荷を読み取って画像信号として出力する駆動用ICとを有する2次元イメージセンサを用いた画像読み取り装置において、前記2次元イメージセンサを一単位として主走査方向に複数個連続して配置したことを特徴とする画像読み取り装置。

【請求項2】 請求項1記載の画像読み取り装置において、スイッチング素子を制御するゲート線を、複数個の2次元イメージセンサの主走査方向のスイッチング素子に対して共通線とし、前記複数個の2次元イメージセンサを全て同じタイミングで駆動する駆動用ICとしたことを特徴とする画像読み取り装置。

【請求項3】 請求項2記載の画像読み取り装置における駆動方法において、主走査方向に共通線となっているゲート線にゲートパルスを印加し、複数個の2次元イメージセンサの主走査方向の受光素子で発生した電荷を同じタイミングで各駆動用ICに読み出すことを特徴とする画像読み取り装置の駆動方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、ファクシミリやスキャナ等に用いられる画像読み取り装置に係り、特に画像を高速かつ正確に読み取ることができる画像読み取り装置及びその駆動方法に関する。

【0002】

【従来の技術】従来の画像読み取り装置としては、受光素子を含むセンサ部の集合体を原稿の幅と同程度の幅を持つようにライン状に形成した1次元の受光素子アレイを有し、原稿と密着して用いられる1次元密着型イメージセンサを用いた画像読み取り装置があった。

【0003】 このイメージセンサの構成単位であるセンサ部は、図6のイメージセンサの断面説明図に示すように、透明な基板1上に形成された光電変換部である受光素子（フォトダイオード）2、スイッチング素子である薄膜トランジスタ（TFT）3及び検光部4とから成り、透明な基板1の裏面から検光部4を通して入射した光が、原稿5の面で反射されて受光素子2の受光部に達し、ここで反射光はその照度に応じて電気信号に変換され、薄膜トランジスタ3のON/OFFにより順次読み出される読み出し方法となっていた（特開昭63-9358号公報参照）。

【0004】 上記のような1次元密着型イメージセンサにおける2次元の画像の読み取り動作（走査）は、センサの読み取り方向（主走査方向）に1次元センサを電気的に走査し、この主走査方向と直交する副走査方向に機

械的手段にて1次元センサまたは読み取られる原稿5を相対的に移動させて次の1ラインの読み取り（走査）を行うようになっていた。1次元密着型イメージセンサの機械的走査方法には主として、原稿5を移動するタイプとセンサユニットを移動するタイプがあり、原稿を搬送するタイプはファクシミリ等に用いられ、センサユニットを移動するタイプはスキャナ等に用いられている。

【0005】 また、従来の画像読み取り装置には、透明基板上に受光素子が2次元のマトリクス状に配列され、2次元の領域を順次1行毎に読み取ることができる2次元密着型イメージセンサを用いたものも提案されていた。

【0006】 2次元密着型イメージセンサは、受光素子を有するセンサ部を方向と列方向の2次元に配置して形成されたセンサ部エリアと各行または各列を選択的に走査する走査回路から構成されている。センサ部の構成及び動作原理は1次元密着型イメージセンサと同様のものである。そして、入射光の光量に応じて各受光素子に発生した電荷は、駆動用ICに転送され、電圧値または電圧値として読み取られ、画像信号として出力されるようになっていた（特開昭64-62980号公報参照）。

【0007】

【発明が解決しようとする課題】しかしながら、上記従来の1次元密着型イメージセンサを用いた画像読み取り装置では、2次元の画像の読み取りを行う場合、副走査方向の読み取りを、解像度に合わせたビッチで原稿またはセンサユニットを移動させて行うため、読み取りに時間が掛かってしまうという問題点があった。

【0008】 また、上記従来の2次元密着型イメージセンサを用いた画像読み取り装置では、1度に読み取れる受光素子の数、すなわち1本のゲート線に接続されたセンサ部のセル数が、読み取ることのできる原稿の読み取り幅に相当することになるが、駆動用ICの端子数により、1度に読み取れる受光素子数が限定されるため、原稿の読み取り幅が狭くなり、従って幅の広い原稿の読み取り方法が困難となって、読み取りに時間が掛かってしまうという問題点があった。

【0009】 本発明は上記実情に鑑みて為されたもので、十分な読み取り幅（面積）を有し、高速度で原稿を読み取ることができる画像読み取り装置及びその駆動方法を提供することを目的とする。

【0010】

【課題を解決するための手段】上記従来例の問題点を解決するための請求項1記載の発明は、基板上に2次元のマトリクス状に配置された複数の受光素子と、前記受光素子にそれぞれ接続して前記受光素子で発生した電荷を転送するスイッチング素子と、前記スイッチング素子から引き出された配線を介して接続し、前記受光素子に発生した電荷を読み取って画像信号として出力する駆動用

ICとを有する2次元イメージセンサを用いた画像読み取り装置において、前記2次元イメージセンサを単位として主走査方向に複数個連続して配置したことを特徴とする。

【0011】上記従来例の問題点を解決するための請求項2記載の発明は、請求項1記載の画像読み取り装置において、スイッチング素子を側割するゲート線を、複数の2次元イメージセンサの主走査方向のスイッチング素子に対して共通線とし、前記複数の2次元イメージセンサを全て同じタイミングで駆動する駆動用ICとしたことを特徴としている。

【0012】上記従来例の問題点を解決するための請求項3記載の発明は、請求項2記載の画像読み取り装置における駆動方法において、主走査方向に共通線となっているゲート線にゲートパルスを加し、複数の2次元イメージセンサの主走査方向の受光素子で発生した電荷を同じタイミングで各駆動用ICに読み出すことを特徴としている。

【0013】

【作用】請求項1記載の発明によれば、複数の受光素子を2次元のマトリクス状に配置した2次元イメージセンサを主走査方向に複数個連続して配置し、1度に読み取る受光素子の数を多くした画像読み取り装置として、原稿の読み取り幅を大きくすることができ、読み取り時間を短縮することができる。

【0014】請求項2記載の発明によれば、請求項1記載の画像読み取り装置において、イメージセンサの主走査方向にゲート線を共通線とし、共通のゲート線の動作により主走査方向の1行のラインを全て同じタイミングで駆動させる駆動用ICを有し、順次各行のラインを読み取る画像読み取り装置としているので、単位時間当たりの読み取り範囲を大きくすることができ、原稿の読み取り時間を短縮することができる。

【0015】請求項3記載の発明によれば、請求項2記載の画像読み取り装置において、主走査方向に共通線となっているゲート線にゲートパルスを加し、複数のイメージセンサの主走査方向の1行のラインを全て同じタイミングで駆動させて各行のラインを各駆動用ICに順次読み取る画像読み取り装置の駆動方法としているので、単位時間当たりの読み取り範囲を大きくすることができ、原稿の読み取り時間を短縮することができる。

【0016】

【実施例】本発明の一実施例について図面を参照しながら説明する。図1は、本発明の一実施例に係る画像読み取り装置のイメージセンサ部分の平面説明図、図2は、図1の部分拡大図、図3は、図2のA-A'部分の断面説明図である。また、図6と同様の構成をとる部分については同一の符号を使って説明する。

【0017】本実施例の画像読み取り装置は、説明を簡単にするために図1に示すように、主走査方向に連続し

て配置された2個の2次元密着型イメージセンサとなるよう構成されている。イメージセンサ11aは駆動用IC12aで駆動され、イメージセンサ11bは駆動用IC12bで駆動されるようになっている。

【0018】ここで、イメージセンサ11aと11bはゲート線13を横方向に共通しており、ゲート線13は主走査方向に平行な配置となっている。また、駆動用IC12の入力端子に接続されるデータ線14は副走査方向に平行に配置され、図1に示すように、イメージセンサ11aのそれぞれのデータ線は駆動用IC12aに、イメージセンサ11bのそれぞれのデータ線は駆動用IC12bに接続されている。

【0019】イメージセンサ11は、ガラス等の絶縁性の基板1上に形成された受光素子を含むセンサ部から成るマトリクス状のセンサ部エリアと、それぞれのセンサ部に配線部分を介して接続された駆動用IC12とから構成されている。各センサ部は、図2に示すように、光電変換部である受光素子2と、スイッチング素子である薄膜トランジスタ3及び浮動部4から構成され、受光素子2の透明電極は薄膜トランジスタ3のドレイン電極31に接続されている。そして、薄膜トランジスタ3のゲート電極24は行毎に共通のゲート線13に、ソース電極32は列毎に共通のデータ線14にそれぞれ接続され、更にデータ線14は駆動用IC12に接続されている。

【0020】次に、本実施例におけるセンサ部の受光素子と薄膜トランジスタの具体的構成について、図2のA-A'部分の断面説明図である図3を併せて説明する。

【0021】受光素子2は、図3の断面説明図に示すように、ガラス等の絶縁性の基板1上に酸化シリコン、水素化アモルファスシリコン、n+水素化アモルファスシリコンを順次積層して、その上に形成された下部共通電極となるクロム(Cr)等による金属電極21と、各受光素子毎に分割形成された水素化アモルファスシリコン(a-Si:H)から成る光導電層22と、同様に分割形成された酸化インジウム・スズ(ITO)から成る上部透明電極23とが順次積層するサンドイッチ型を構成している。

【0022】尚、ここでは下部の金属電極21は列方向に連続的に形成され、金属電極21の上に光導電層22が階段的に分割して形成され、上部透明電極23も同様に階段的に分割して個別電極となるよう形成されることにより、光導電層22を金属電極21と透明電極23で挟んだ部分が各受光素子を形成している。

【0023】また、薄膜トランジスタの構成は、図3に示すように、前記基板1上にゲート電極24としてのクロム(Cr)層、ゲート絶縁層25としてのシリコン窒化膜(SiNx)、半導体活性層26としての水素化アモルファスシリコン(a-Si:H)層、ゲート電極24に対向するよう設けられたトップ絶縁層27として

のシリコン窒化膜 (SiNx)、オーミックコンタクト層 28 としての n^+ 水素化アモルファスシリコン ($n^+a-Si:H$) 層、ドレイン電極 31 とソース電極 32 ととしてのクロム (Cr2) 層、その上に絶縁層としてポリイミド層 33、更にその上に配線層 30 またはトップ絶縁層 27 の上部においては $a-Si:H$ 層の遮光用としてのアルミニウム (Al) の遮光層 30' とを順次積層した逆スタガ構造のトランジスタである。

【0024】本実施例では、説明を簡単にするために、主走査方向に連続して配置する 2 次元密着型イメージセンサの数を 2 個としたが、3 個以上で構成し、原稿の読み取り幅を大きくすることも可能である。

【0025】そして、本実施例の画像読み取り装置は、原稿固定型とし、図 4 の断面概略図に示すように、光源 15 とイメージセンサ 11 とから成る読み取りユニットが、駆動系 16 に組み込まれたステージ 17 に固定された構造となっている。このステージ 17 が駆動系 16 上を移動することで、副走査方向にイメージセンサ 11 を移動させるものである。

【0026】次に、本実施例の画像読み取り装置における原稿の読み取り方法について、図 5 の等価回路図を使って具体的に説明する。

【0027】イメージセンサ 11 a のセンサ部エリアは、センサ部が m 行 \times n 列のストリクス状に配置されて形成されていて、図 5 に示すように、各センサ部中の受光素子 2 は、フォトダイオード $P_{ai,j}$ ($i=1\sim m, j=1\sim n$) と寄生容量により等価的に表すことができる。各受光素子 2 は各薄膜トランジスタ $T_{ai,j}$ ($i=1\sim m, j=1\sim n$) のドレイン電極にそれぞれ接続されている。そして、薄膜トランジスタ $T_{ai,j}$ のソース電極はデータ線 14 を介して負荷容量 C_{aj} ($j=1\sim n$) にそれぞれ接続され、さらにデータ線 14 は駆動用 IC 12 a に接続されている。

【0028】また、イメージセンサ 11 b はイメージセンサ 11 a と同一形状で、 m 行 \times n 列のセンサ部エリアを持ち、各センサ部のフォトダイオードは $P_{bi,j}$ ($i=1\sim m, j=1\sim n$) と、薄膜トランジスタは $T_{bi,j}$ ($i=1\sim m, j=1\sim n$) と表すことができる。そして、薄膜トランジスタ $T_{bi,j}$ のソース電極は負荷容量 C_{bj} ($j=1\sim n$) に接続され、データ線は駆動用 IC 12 b に接続されている。

【0029】各薄膜トランジスタ $T_{ai,j}$ 及び $T_{bi,j}$ のゲート電極は、行毎に導通するようにゲート線 13 を介してゲートパルス発生回路が接続されている。そして、薄膜トランジスタ $T_{ai,j}$ 及び $T_{bi,j}$ はゲート線 G_i ($i=1\sim m$) を共通としており、ゲートパルス ϕ_i によりイメージセンサ 11 a、11 b の 1 行目の薄膜トランジスタが全て同時にオンするようになっている。

【0030】各受光素子に発生する光電荷は一定時間受光素子の寄生容量と薄膜トランジスタのドレイン・ゲー

ト間のオーバーラップ容量に蓄積された後、薄膜トランジスタ $T_{ai,j}$ 及び $T_{bi,j}$ を電荷転送用のスイッチとして用いて、データ線に接続された負荷容量 C_{aj} 、 C_{bj} に転送蓄積される。

【0031】次に、具体的動作について説明する。各受光素子に電荷が発生すると、まず共通ゲート線 G_i にゲートパルス ϕ_i が印加される。これにより、イメージセンサ 11 a、11 b の 1 行目の各薄膜トランジスタ $T_{a1,1} \sim T_{a1,m}$ 及び $T_{b1,1} \sim T_{b1,n}$ が一斉にオンとなり、1 行目の各受光素子 $P_{a1,1} \sim P_{a1,m}$ 及び $P_{b1,1} \sim P_{b1,n}$ で発生して寄生容量等に蓄積された電荷が各負荷容量 C_{aj} 、 C_{bj} に転送蓄積される。そして、各負荷容量に蓄えられた電荷によりデータ線 14 の電位が変化し、この電圧値を駆動用 IC 12 a、12 b 内のアナログスイッチ SWj ($j=1\sim n$) をオンして読み出し、出力線 (COM a, COM b) に抽出する。すなわち、1 回のゲートパルスで、イメージセンサ 11 a、11 b の 1 行目の受光ラインが同時に読み出されることになる。

【0032】このようにして、ゲート線 $G_2 \sim G_m$ にゲートパルス $\phi_2 \sim \phi_m$ が順次印加されることにより、2 $\sim m$ 行目の薄膜トランジスタを各行毎にオンし、受光素子に発生した電荷を転送し、読み出すことになる。本実施例では主走査方向に共通なゲート線の本数を m 本、データ線の本数を n 本としているので、1 回のスキャンにより m 本のゲート線を順次オンすると、 m ライン分の長さ $\times n$ ライン分の幅に相当する大きな領域 (面積) の読み取りを行うことが可能である。

【0033】1 回のスキャンの読み取りが終了したら、駆動系 16 によりステージ 17 を副走査方向に m ライン分だけ移動させる。このときの精度は解像度に応じた画素ピッチの m 倍に対応したものであれば良い。そして、ステージ 17 が停止したら次のスキャンを始める。このようにして、画像読み取り装置が駆動される。

【0034】本実施例の画像読み取り装置によれば、ゲート線を共通線として、主走査方向に複数の 2 次元密着型イメージセンサを連続して配置しているので、読み取り幅 (面積) を広くすることができ、また、各イメージセンサの駆動用 IC が同時に駆動するようにしているので、単位時間当たりの読み取り範囲をイメージセンサの数に比例して広くことができ、原稿全体の読み取り時間を短縮することができる効果がある。

【0035】また、1 回のスキャンに要する時間を長くしても原稿の読み取り時間の短縮が可能であるため、1 スキャンに要する時間を長くすることにより、読み取り感度を向上させることができる効果がある。

【0036】本実施例の画像読み取り装置の駆動方法によれば、主走査方向に連続して配置された複数の 2 次元密着型イメージセンサを、それぞれのイメージセンサに対応した複数の駆動用 IC により同時に駆動させるよう

にしているので、例えば、同一形状の n 個のイメージセンサを同時に駆動させると単位時間当たりの読み取り範囲を n 倍にすることができ、原稿の読み取り時間を短縮させることができる効果がある。

【0037】

【発明の効果】請求項1記載の発明によれば、複数個の受光素子を2次元のマトリクス状に配置した2次元イメージセンサを主走査方向に複数個連続して配置し、1度に読み取れる受光素子の数を多くした画像読み取り装置としているので、原稿の読み取り幅を大きくすることができ、読み取り時間を短縮することができる効果がある。

【0038】請求項2記載の発明によれば、請求項1記載の画像読み取り装置において、イメージセンサの主走査方向にゲート線を共通線とし、共通のゲート線の動作により主走査方向の1行のラインを全て同じタイミングで駆動させる駆動用ICを有し、順次各行のラインを読み取る画像読み取り装置としているので、単位時間当たりの読み取り範囲を大きくすることができ、原稿の読み取り時間を短縮することができる効果がある。

【0039】請求項3記載の発明によれば、請求項2記載の画像読み取り装置において、主走査方向に共通線となっているゲート線にゲートパルスを印加し、複数のイメージセンサの主走査方向の1行のラインを全て同じタイミングで駆動させて各行のラインを各駆動用ICに順次読み取る画像読み取り装置の駆動方法としているの

で、単位時間当たりの読み取り範囲を大きくすることができ、原稿の読み取り時間を短縮することができる効果がある。

【図面の簡単な説明】

【図1】 本発明の一実施例に係る画像読み取り装置に用いられる2次元密着型イメージセンサの平面概略図である。

【図2】 図1の円内の拡大説明図である。

【図3】 図2のA-A'部分の断面説明図である。

【図4】 本発明の一実施例に係る画像読み取り装置の断面概略図である。

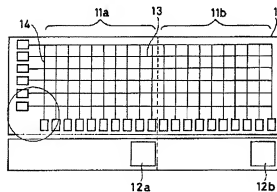
【図5】 本実施例の画像読み取り装置の等価回路図である。

【図6】 従来のイメージセンサの断面説明図である。

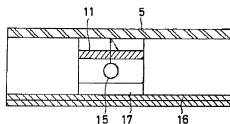
【符号の説明】

1…基板、2…受光素子、3…薄膜トランジスタ、4…採光部、5…原稿、11…イメージセンサ、12…駆動用IC、13…ゲート線、14…データ線、15…光源、16…駆動系、17…ステータジ、21…金属電極、22…光導電層、23…透明電極、24…ゲート電極、25…ゲート絶縁層、26…半導体活性層、27…トップ絶縁層、28…オーミックコンタクト層、30…配線層、30'…遮光層、31…ドレイン電極、32…ソース電極、33…層間絶縁層

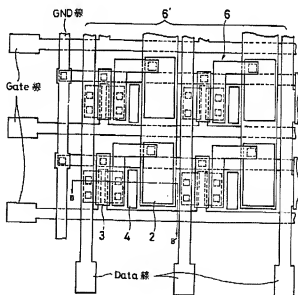
【図1】



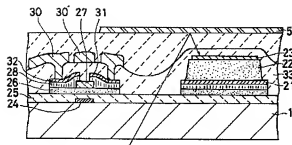
【図4】



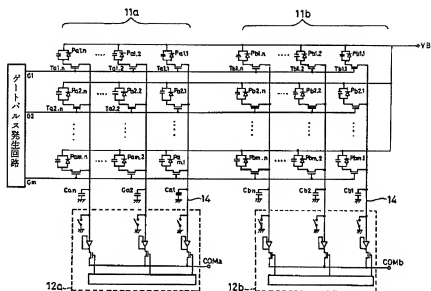
【図2】



【図3】



【図5】



【図6】

